



(21)申请号 201810534285.5

审查员 张辉

(22)申请日 2018.05.29

(65)同一申请的已公布的文献号

申请公布号 CN 108538240 A

(43)申请公布日 2018.09.14

(73)专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 岳晗 玄明花 丛宁 陈小川

张粲 王灿 杨明

(74)专利代理机构 北京安信方达知识产权代理

有限公司 11262

代理人 张京波 曲鹏

(51)Int.Cl.

G09G 3/32(2016.01)

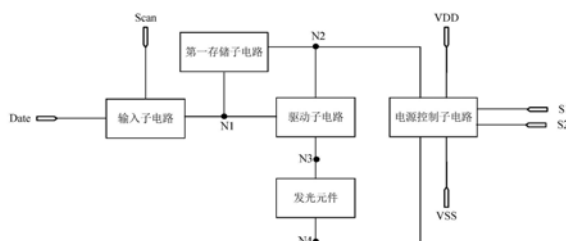
权利要求书2页 说明书10页 附图13页

(54)发明名称

一种像素驱动电路及其驱动方法、显示装置

(57)摘要

本发明实施例公开了一种像素驱动电路及其驱动方法、显示装置,该电路包括:输入子电路、第一存储子电路、驱动子电路和发光元件,还包括:电源控制子电路;其中,电源控制子电路在第一状态下,在第一控制端的控制下,向第二节点提供第一电源端的信号,在第二控制端的控制下,向第四节点提供第二电源端的信号,并将能量存储在第一电源端和第二节点之间,并在第二状态下,在第一控制端和第二控制端的控制下将存储的能量进行释放以驱动发光元件进行发光,本发明实施例通过设置电源控制子电路,控制第一电源端和第二电源端的信号之间走线的电流,能够减少位于高压电源和低压电源之间走线流经电流的时间,进而减小走线的电能损耗,节约电能。



1. 一种像素驱动电路,其特征在于,包括:输入子电路、第一存储子电路、驱动子电路和发光元件,还包括:电源控制子电路;

所述输入子电路,分别与扫描信号端、数据信号端和第一节点连接,用于在所述扫描信号端的控制下,向第一节点提供数据信号端的信号;

所述第一存储子电路,分别与第一节点和第二节点连接,用于存储第一节点和第二节点之间的电压差;

所述驱动子电路,分别与第一节点、第二节点和第三节点连接,用于在第一节点的控制下,向第三节点提供用于驱动发光元件的驱动电流;

所述发光元件,分别与第三节点和第四节点连接;

所述电源控制子电路,分别与第一电源端、第一控制端、第二节点、第二电源端、第二控制端和第四节点连接,用于在第一状态下,在第一控制端的控制下,向第二节点提供第一电源端的信号,在第二控制端的控制下,向第四节点提供第二电源端的信号,并将能量存储在第一电源端和第二节点之间,并在第二状态下,将存储的能量进行释放以驱动发光元件进行发光;

所述电源控制子电路包括:控制子电路、电源子电路和开关子电路;

所述控制子电路,分别与第一电源端、第二电源端、第一控制端、第二控制端、第四节点和第五节点连接,用于在第一状态下,在第一控制端的控制下,向第五节点提供第一电源端的信号,在第二控制端的控制下,向第四节点提供第二电源端的信号;

所述电源子电路,分别与第二节点和第五节点连接,用于在第一状态下,存储能量,并在第二状态下,将存储的能量进行释放以驱动发光元件进行发光;

所述开关子电路,分别与第四节点和第五节点连接,用于在第四节点和第五节点的控制下,在第一状态下截止或在第二状态下导通。

2. 根据权利要求1所述的电路,其特征在于,还包括:第二存储子电路;

所述第二存储子电路,分别与第三节点和第四节点连接,用于存储第三节点和第四节点之间的电压差。

3. 根据权利要求1所述的电路,其特征在于,所述输入子电路包括:第一开关晶体管;

所述第一开关晶体管的控制极与扫描信号端连接,其第一极与数据信号端连接,其第二极与第一节点连接;

所述第一存储子电路包括:第一电容;

所述第一电容的第一端与第一节点连接,其第二端与第二节点连接;

所述驱动子电路包括:驱动晶体管;

所述驱动晶体管的控制极与第一节点连接,其第一极与第二节点连接,其第二极与第三节点连接。

4. 根据权利要求1所述的电路,其特征在于,所述控制子电路包括:第二开关晶体管和第三开关晶体管;

所述第二开关晶体管的控制极与第一控制端连接,其第一极与第一电源端连接,其第二极与第五节点连接;

所述第三开关晶体管的控制极与第二控制端连接,其第一极与第四节点连接,其第二极与第二电源端连接。

5. 根据权利要求1所述的电路,其特征在于,所述电源子电路包括:电感;
所述电感的第一端与第五节点连接,其第二端与第二节点连接。
6. 根据权利要求1所述的电路,其特征在于,所述开关子电路包括:二极管;
所述二极管的阳极与第四节点连接,其阴极与第五节点连接。
7. 根据权利要求2所述的电路,其特征在于,所述第二存储子电路包括:第二电容;
所述第二电容的第一端与第三节点连接,其第二端与第四节点连接。
8. 根据权利要求1所述的电路,其特征在于,还包括:第二存储子电路,所述输入子电路包括:第一开关晶体管;所述第一存储子电路包括:第一电容;所述驱动子电路包括:驱动晶体管;所述电源控制子电路包括:第二开关晶体管、电感、第三开关晶体管和二极管;所述第二存储子电路包括:第二电容;其中,
所述第一开关晶体管的控制极与扫描信号端连接,其第一极与数据信号端连接,其第二极与第一节点连接;
所述第一电容的第一端与第一节点连接,第二端与第二节点连接;
所述驱动晶体管的控制极与第一节点连接,其第一极与第二节点连接,其第二极与第三节点连接;
所述第二开关晶体管的控制极与第一控制端连接,其第一极与第一电源端连接,其第二极与第五节点连接;
所述电感的第一端与第五节点连接,其第二端与第二节点连接;
所述第三开关晶体管的控制极与第二控制端连接,其第一极与第四节点连接,其第二极与第二电源端连接;
所述二极管的阳极与第四节点连接,其阴极与第五节点连接;
所述第二电容的第一端与第三节点连接,其第二端与第四节点连接。
9. 根据权利要求1所述的电路,其特征在于,所述发光元件包括:微型发光二极管。
10. 一种显示装置,其特征在于,包括多个如权利要求1~9任一项所述的像素驱动电路。
11. 一种像素驱动方法,其特征在于,应用于如权利要求1~9任一项所述的像素驱动电路中,包括:
向扫描信号端提供打开信号,以使得数据信号端的信号提供给第一节点;
向第一控制端提供打开信号,以使得第一电源端的信号提供给第二节点;向第二控制端提供打开信号,以使得第二电源端的信号提供给第四节点,并将能量存储在第一电源端和第二节点之间;
向第一控制端和第二控制端提供关闭信号,将存储的能量进行释放以驱动发光元件进行发光。
12. 根据权利要求11所述的方法,其特征在于,向第一控制端和第二控制端提供的信号相同,且第一信号端提供的信号的周期小于扫描信号端提供的打开信号的持续时间。

一种像素驱动电路及其驱动方法、显示装置

技术领域

[0001] 本发明实施例涉及显示技术领域，具体涉及一种像素驱动电路及其驱动方法、显示装置。

背景技术

[0002] 微发光二极管(Micro Light Emitting Diodes, 简称MicroLED)显示器是当今显示器研究领域的热点之一,其具有高亮度、超高解析度、色彩饱和,每个像素都能独立驱动和响应速度快等优点。

[0003] 像素驱动电路是显示器的核心技术,具体的,每个子像素都有一个像素驱动电路来控制流过MicroLED的电流。在传统像素驱动电路中,每个子像素的MicroLED的两端需要施加一个高压电源和一个低压电源。在MicroLED的发光阶段中,位于高压电源和低压电源之间的走线一直存在电流。

[0004] 经发明人研究发现,由于MicroLED显示的亮度较大,导致需要流过MicroLED的电流较大,使得位于高压电源和低压电源之间走线的电能损耗很大,无法忽略不计,进而造成电能浪费。

发明内容

[0005] 为了解决上述技术问题,本发明实施例提供了一种像素驱动电路及其驱动方法、显示装置,能够减少位于高压电源和低压电源之间走线流经电流的时间,进而减小走线的电能损耗,节约电能。

[0006] 第一方面,本发明实施例提供了一种像素驱动电路,包括:输入子电路、第一存储子电路、驱动子电路和发光元件,还包括:电源控制子电路;

[0007] 所述输入子电路,分别与扫描信号端、数据信号端和第一节点连接,用于在所述扫描信号端的控制下,向第一节点提供数据信号端的信号;

[0008] 所述第一存储子电路,分别与第一节点和第二节点连接,用于存储第一节点和第二节点之间的电压差;

[0009] 所述驱动子电路,分别与第一节点、第二节点和第三节点连接,用于在第一节点的控制下,向第三节点提供用于驱动发光元件的驱动电流;

[0010] 所述发光元件,分别与第三节点和第四节点连接;

[0011] 所述电源控制子电路,分别与第一电源端、第一控制端、第二节点、第二电源端、第二控制端和第四节点连接,用于在第一状态下,在第一控制端的控制下,向第二节点提供第一电源端的信号,在第二控制端的控制下,向第四节点提供第二电源端的信号,并将能量存储在第一电源端和第二节点之间,并在第二状态下,将存储的能量进行释放以驱动发光元件进行发光。

[0012] 可选地,所述电源控制子电路,包括:控制子电路、电源子电路和开关子电路;

[0013] 所述控制子电路,分别与第一电源端、第二电源端、第一控制端、第二控制端、第四

节点和第五节点连接,用于在第一状态下,在第一控制端的控制下,向第五节点提供第一电源端的信号,在第二控制端的控制下,向第四节点提供第二电源端的信号;

[0014] 所述电源子电路,分别与第二节点和第五节点连接,用于在第一状态下,存储能量,并在第二状态下,将存储的能量进行释放以驱动发光元件进行发光;

[0015] 所述开关子电路,分别与第四节点和第五节点连接,用于在第四节点和第五节点的控制下,在第一状态下截止或在第二状态下导通。

[0016] 可选地,还包括:第二存储子电路;

[0017] 所述第二存储子电路,分别与第三节点和第四节点连接,用于存储第三节点和第四节点之间的电压差。

[0018] 可选地,所述输入子电路包括:第一开关晶体管;

[0019] 所述第一开关晶体管的控制极与扫描信号端连接,其第一极与数据信号端连接,其第二极与第一节点连接;

[0020] 所述第一存储子电路包括:第一电容;

[0021] 所述第一电容的第一端与第一节点连接,其第二端与第二节点连接;

[0022] 所述驱动子电路包括:驱动晶体管;

[0023] 所述驱动晶体管的控制极与第一节点连接,其第一极与第二节点连接,其第二极与第三节点连接。

[0024] 可选地,所述控制子电路包括:第二开关晶体管和第三开关晶体管;

[0025] 所述第二开关晶体管的控制极与第一控制端连接,其第一极与第一电源端连接,其第二极与第五节点连接;

[0026] 所述第三开关晶体管的控制极与第二控制端连接,其第一极与第四节点连接,其第二极与第二电源端连接。

[0027] 所述电源子电路包括:电感;

[0028] 所述电感的第一端与第五节点连接,其第二端与第二节点连接。

[0029] 可选地,所述开关子电路包括:二极管;

[0030] 所述二极管的阳极与第四节点连接,其阴极与第五节点连接。

[0031] 可选地,所述第二存储子电路包括:第二电容;

[0032] 所述第二电容的第一端与第三节点连接,其第二端与第四节点连接。

[0033] 可选地,还包括:第二存储子电路,所述输入子电路包括:第一开关晶体管;所述存储子电路包括:第一电容;所述驱动子电路包括:驱动晶体管;电源控制子电路包括:第二开关晶体管、电感、第三开关晶体管和二极管;所述第二存储子电路包括:第二电容;其中,

[0034] 所述第一开关晶体管的控制极与扫描信号端连接,其第一极与数据信号端连接,其第二极与第一节点连接;

[0035] 所述第一电容的第一端与第一节点连接,第二端与第二节点连接;

[0036] 所述驱动晶体管的控制极与第一节点连接,其第一极与第二节点连接,其第二极与第三节点连接;

[0037] 所述第二开关晶体管的控制极与第一控制端连接,其第一极与第一电源端连接,其第二极与第五节点连接;

[0038] 所述电感的第一端与第五节点连接,其第二端与第二节点连接;

[0039] 所述第三开关晶体管的控制极与第二控制端连接,其第一极与第四节点连接,其第二极与第二电源端连接;

[0040] 所述二极管的阳极与第四节点连接,其阴极与第五节点连接;

[0041] 所述第二电容的第一端与第三节点连接,其第二端与第四节点连接。

[0042] 可选地,所述发光元件包括:微发光二极管。

[0043] 第二方面,本发明实施例还提供一种显示装置,包括多个上述像素驱动电路。

[0044] 第三方面,本发明实施例还提供一种像素驱动方法,应用于上述像素驱动电路中,包括:

[0045] 向扫描信号端提供打开信号,以使得数据信号端的信号提供给第一节点;

[0046] 向第一控制端提供打开信号,以使得第一电源端的信号提供给第二节点;向第二控制端提供打开信号,以使得第二电源端的信号提供给第四节点,并将能量存储在第一电源端和第二节点之间;

[0047] 向第一控制端和第二控制端提供关闭信号,将存储的能量进行释放以驱动发光元件进行发光。

[0048] 可选地,向第一控制端和第二控制端提供的信号相同,且第一信号端提供的信号周期小于扫描信号端提供的打开信号的持续时间。

[0049] 本发明实施例提供一种像素驱动电路及其驱动方法、显示装置,其中,像素驱动电路包括:输入子电路、第一存储子电路、驱动子电路和发光元件,还包括:电源控制子电路;输入子电路,分别与扫描信号端、数据信号端和第一节点连接,用于在扫描信号端的控制下,向第一节点提供数据信号端的信号;第一存储子电路,分别与第一节点和第二节点连接,用于存储第一节点和第二节点之间的电压差;驱动子电路,分别与第一节点、第二节点和第三节点连接,用于在第一节点的控制下,向第三节点提供用于驱动发光元件的驱动电流;发光元件,分别与第三节点和第四节点连接;电源控制子电路,分别与第一电源端、第一控制端、第二节点、第二电源端、第二控制端和第四节点连接,用于在第一状态下,在第一控制端的控制下,向第二节点提供第一电源端的信号,在第二控制端的控制下,向第四节点提供第二电源端的信号,并将能量存储在第一电源端和第二节点之间,并在第二状态下,在第一控制端和第二控制端的控制下将存储的能量进行释放以驱动发光元件进行发光,本发明实施例通过设置电源控制子电路,控制通过第一电源端和第二电源端之间走线的电流,能够减少位于高压电源和低压电源之间走线流经电流的时间,进而减小走线的电能损耗,节约电能。

[0050] 本发明的其它特征和优点将在随后的说明书中阐述,并且,部分地从说明书中变得显而易见,或者通过实施本发明而了解。本发明的目的和其他优点可通过在说明书、权利要求书以及附图中所特别指出的结构来实现和获得。

附图说明

[0051] 附图用来提供对本发明技术方案的进一步理解,并且构成说明书的一部分,与本发明的实施例一起用于解释本发明的技术方案,并不构成对本发明技术方案的限制。

[0052] 图1为现有显示器中走线的示意图;

[0053] 图2为本发明实施例提供的像素驱动电路的结构示意图一;

- [0054] 图3为本发明实施例提供的像素驱动电路的结构示意图二；
- [0055] 图4为本发明实施例提供的像素驱动电路的结构示意图三；
- [0056] 图5为本发明实施例提供的输入子电路的等效电路图；
- [0057] 图6为本发明实施例提供的第一存储子电路的等效电路图；
- [0058] 图7为本发明实施例提供的驱动子电路的结构示意图；
- [0059] 图8为本发明实施例提供的电源控制子电路的结构示意图；
- [0060] 图9为本发明实施例提供的第二存储子电路的等效电路图；
- [0061] 图10为本发明实施例提供的像素驱动电路的等效电路图；
- [0062] 图11为本发明实施例提供的像素驱动电路的工作时序图；
- [0063] 图12为本发明实施例提供的像素驱动电路的写入阶段的示意图一；
- [0064] 图13为本发明实施例提供的像素驱动电路的写入阶段的示意图二；
- [0065] 图14为本发明实施例提供的像素驱动电路的保持阶段的示意图一；
- [0066] 图15为本发明实施例提供的像素驱动电路的保持阶段的示意图二；
- [0067] 图16为本发明实施例提供的像素驱动方法的流程图。

具体实施方式

[0068] 为使本发明的目的、技术方案和优点更加清楚明白，下文中将结合附图对本发明的实施例进行详细说明。需要说明的是，在不冲突的情况下，本申请中的实施例及实施例中的特征可以相互任意组合。

[0069] 在附图的流程图示出的步骤可以在诸如一组计算机可执行指令的计算机系统中执行。并且，虽然在流程图中示出了逻辑顺序，但是在某些情况下，可以以不同于此处的顺序执行所示出或描述的步骤。

[0070] 除非另外定义，本发明实施例公开使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本发明实施例中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语一直出该词前面的元件或误检涵盖出现在该词后面列举的元件或者物件及其等同，而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接，而是可以包括电性的连接，不管是直接的还是间接的。

[0071] 本领域技术人员可以理解，本申请所有实施例中采用的开关晶体管和驱动晶体管均可以为薄膜晶体管或场效应管或其他特性相同的器件。优选地，本发明实施例中使用的晶体管可以是氧化物半导体晶体管。由于这里采用的开关晶体管的源极、漏极是对称的，所以其源极、漏极可以互换。在本发明实施例中，为区分开关晶体管除栅极之外的两极，将其其中一个电极称为第一极，另一电极称为第二极，第一极可以为源极或者漏极，第二极可以为漏极或源极，并将栅极称为控制极。

[0072] 图1为现有显示器中走线的示意图；如图1所示，显示器中包括多个像素驱动电路10，每个像素驱动电路用于为每个子像素的MicroLED提供驱动电流，每个子像素的MicroLED两端均施加高压信号vdd和低压信号vss，在传统的像素驱动电路中，高压信号和低压信号从印刷电路板输出，通过走线传输至MicroLED两端，在MicroLED发光阶段，走线一直存在电流，在 t_1 - t_2 时间段内，走线的平均功耗P满足：

$$[0073] \quad P(t) = \frac{\int_{t1}^{t2} I(t)^2 R t}{t2 - t1}$$

[0074] 其中, $I(t)$ 为流经走线的瞬间电流, R 为走线电阻, t 为走线流经 $I(t)$ 时间。

[0075] 由于走线一直存在电流, 则走线的平均功耗为常数, 且满足 $P = I^2 R$ 。

[0076] 因为控制 MicroLED 的像素驱动电路向 MicroLED 提供的驱动电流较大, 走线的平均功耗与流经走线的瞬间电流呈正比, 因此, 走线的平均功耗较大, 无法忽略不计, 造成了电能的浪费。

[0077] 为了减少位于高压电源和低压电源之间走线的平均功耗, 节约电能, 本发明实施例提供了一种像素驱动电路及其驱动方法、显示装置。

[0078] 实施例一

[0079] 图2为本发明实施例提供的像素驱动电路的结构示意图一, 如图2所示, 本发明实施例提供的像素驱动电路, 包括: 输入子电路、第一存储子电路、驱动子电路和发光元件, 还包括: 电源控制子电路。

[0080] 在本实施例中, 输入子电路, 分别与扫描信号端 Gate、数据信号端 Data 和第一节点 N1 连接, 用于在扫描信号端 Gate 的控制下, 向第一节点 N1 提供数据信号端 Data 的信号; 第一存储子电路, 分别与第一节点 N1 和第二节点 N2 连接, 用于存储第一节点 N1 和第二节点 N2 之间的电压差; 驱动子电路, 分别与第一节点 N1、第二节点 N2 和第三节点 N3 连接, 用于在第一节点 N1 的控制下, 向第三节点 N3 提供用于驱动发光元件的驱动电流; 发光元件, 分别与第三节点 N3 和第四节点 N4 连接; 电源控制子电路, 分别与第一电源端 VDD、第一控制端 S1、第二节点 N2、第二电源端 VSS、第二控制端 S2 和第四节点 N4 连接, 用于在第一状态下, 在第一控制端 S1 的控制下, 向第二节点 N2 提供第一电源端 VDD 的信号, 在第二控制端 S2 的控制下, 向第四节点 N4 提供第二电源端 VSS 的信号, 并将能量存储在第一电源端 VDD 和第二节点 N2 之间, 并在第二状态下, 将存储的能量进行释放以驱动发光元件进行发光。

[0081] 可选地, 发光元件包括: 微发光二极管 MicroLED。

[0082] 需要说明的是, 第一电源端 VDD 持续提供高电平信号, 第二电源端 VSS 持续提供低电平信号, 扫描信号端 Gate, 具体为扫描线, 数据信号端 Data, 具体为数据线, 扫描信号端 Gate 和数据信号端 Data 提供脉冲信号。

[0083] 在本实施例中, 电源控制子电路用于在第一控制端和第二控制端的控制下, 控制流经第一电源端和第二电源端之间走线的电流, 用于减少走线流经电流的时间, 降低走线的电能损耗, 节省电能。

[0084] 本发明实施例提供的像素驱动电路包括: 输入子电路、第一存储子电路、驱动子电路和发光元件, 还包括: 电源控制子电路; 输入子电路, 分别与扫描信号端、数据信号端和第一节点连接, 用于在扫描信号端的控制下, 向第一节点提供数据信号端的信号; 第一存储子电路, 分别与第一节点和第二节点连接, 用于存储第一节点和第二节点之间的电压差; 驱动子电路, 分别与第一节点、第二节点和第三节点连接, 用于在第一节点的控制下, 向第三节点提供用于驱动发光元件的驱动电流; 发光元件, 分别与第三节点和第四节点连接; 电源控制子电路, 分别与第一电源端、第一控制端、第二节点、第二电源端、第二控制端和第四节点连接, 用于在第一状态下, 在第一控制端的控制下, 向第二节点提供第一电源端的信号, 在

第二控制端的控制下,向第四节点提供第二电源端的信号,并将能量存储在第二电源端和第一节点之间,并在第二状态下,在第一控制端和第二控制端的控制下将存储的能量进行释放以驱动发光元件进行发光,本发明实施例通过设置电源控制子电路,控制通过第一电源端和第二电源端之间走线的电流,能够减少位于高压电源和低压电源之间走线流经电流的时间,进而减小走线的电能损耗,节约电能。

[0085] 可选地,图3为本发明实施例提供的像素驱动电路的结构示意图二,如图3所示,本发明实施例提供的像素驱动电路中的电源控制子电路包括:控制子电路、电源子电路和开关子电路。

[0086] 在本实施例中,控制子电路,分别与第一电源端VDD、第二电源端VSS、第一控制端S1、第二控制端S2、第四节点N4和第五节点N5连接,用于在第一状态下,在第一控制端S1的控制下,向第五节点N5提供第一电源端VDD的信号;在第二控制端S2的控制下,向第四节点N4提供第二电源端VSS的信号;电源子电路,分别与第二节点N2和第五节点N5连接,用于在第一状态下,存储能量,并在第二状态下,将存储的能量进行释放以驱动发光元件进行发光;开关子电路,分别与第四节点N4和第五节点N5连接,用于在第四节点N4和第五节点N5的控制下,在第一状态下截止或在第二状态下导通。

[0087] 可选地,图4为本发明实施例提供的像素驱动电路的结构示意图三,如图4所示,本发明实施例提供的像素驱动电路还包括:第二存储子电路。

[0088] 第二存储子电路,分别与第三节点N3和第四节点N4连接,用于存储第三节点N3和第四节点N4之间的电压差。

[0089] 具体的,本发明实施例通过设置第二存储子电路用于维持电压稳定输出。

[0090] 可选地,图5为本发明实施例提供的输入子电路的等效电路图,如图5所示,输入子电路包括:第一开关晶体管T1。

[0091] 具体的,第一开关晶体管T1的控制极与扫描信号端Gate连接,其第一极与数据信号端Data连接,其第二极与第一节点N1连接。

[0092] 需要说明的是,图5中具体示出了输入子电路的示例性结构。本领域技术人员容易理解是,该子电路的实现方式不限于此,只要能够实现其功能即可。

[0093] 可选地,图6为本发明实施例提供的第一存储子电路的等效电路图,如图6所示,第一存储子电路包括:第一电容C1。

[0094] 具体的,第一电容C1的第一端与第一节点N1连接,其第二端与第二节点N2连接。

[0095] 需要说明的是,图6中具体示出了第一存储子电路的示例性结构。本领域技术人员容易理解是,该子电路的实现方式不限于此,只要能够实现其功能即可。

[0096] 可选地,图7为本发明实施例提供的驱动子电路的等效电路图,如图7所示,驱动子电路包括:驱动晶体管DTFT。

[0097] 具体的,驱动晶体管DTFT的控制极与第一节点N1连接,其第一极与第二节点N2连接,其第二极与第三节点N3连接。

[0098] 需要说明的是,图7中具体示出了驱动子电路的示例性结构。本领域技术人员容易理解是,该子电路的实现方式不限于此,只要能够实现其功能即可。

[0099] 可选地,图8为本发明实施例提供的电源控制子电路的等效电路图,如图8所示,电源控制子电路包括:控制子电路,电源子电路和开关子电路,其中,控制子电路包括:第二开

关晶体管T2和第三开关晶体管T3;电源子电路包括:电感L;开关子电路包括:二极管D。

[0100] 具体的,第二开关晶体管T2的控制极与第一控制端S1连接,其第一极与第一电源端VDD连接,其第二极与第五节点N5连接;电感L的第一端与第五节点N5连接,其第二端与第二节点N2连接;第三开关晶体管T3的控制极与第二控制端S2连接,其第一极与第四节点N4连接,其第二极与第二电源端VSS连接;二极管D的阳极与第四节点N4连接,其阴极与第五节点N5连接。

[0101] 在本实施例中,第二开关晶体管T2和第三开关晶体管T3同时开启或同时关闭,当第二开关晶体管T2和第三开关晶体管T3同时开启时,此时,电感L存储能量,由于第四节点N4的电位小于第五节点N5的电位,二极管D处于截止状态;当第二开关晶体管T2和第三开关晶体管T3同时关闭时,此时,电感L释放存储的能量,由于第四节点N4的电位大于第五节点N5的电位,二极管D处于导通状态。

[0102] 需要说明的是,图8中具体示出了电源控制子电路的示例性结构。本领域技术人员容易理解是,该子电路的实现方式不限于此,只要能够实现其功能即可。

[0103] 可选地,图9为本发明实施例提供的第二存储子电路的等效电路图,如图9所示,第二存储子电路包括:第二电容C2。

[0104] 具体的,第二电容C2的第一端与第三节点N3连接,其第二端与第四节点N4连接。

[0105] 需要说明的是,图9中具体示出了第二存储子电路的示例性结构。本领域技术人员容易理解是,该子电路的实现方式不限于此,只要能够实现其功能即可。

[0106] 可选地,图10为本发明实施例提供的像素驱动电流的等效电路图,如图10所示,像素驱动电路还包括:第二存储子电路,输入子电路包括:第一开关晶体管T1;存储子电路包括:第一电容C1;驱动子电路包括:驱动晶体管DTFT;电源控制子电路包括:第二开关晶体管T2、电感L、第三开关晶体管T3和二极管D;第二存储子电路包括:第二电容C2。

[0107] 具体的,第一开关晶体管T1的控制极与扫描信号端Gate连接,其第一极与数据信号端Data连接,其第二极与第一节点N1连接;第一电容C1的第一端与第一节点N1连接,其第二端与第二节点N2连接;驱动晶体管DTFT的控制极与第一节点N1连接,其第一极与第二节点N2连接,其第二极与第三节点N3连接;第二开关晶体管T2的控制极与第一控制端S1连接,其第一极与第一电源端VDD连接,其第二极与第五节点N5连接;电感L的第一端与第五节点N5连接,其第二端与第二节点N2连接;第三开关晶体管T3的控制极与第二控制端S2连接,其第一极与第四节点N4连接,其第二极与第二电源端VSS连接;二极管D的阳极与第四节点N4连接,其阴极与第五节点N5连接;第二电容C2的第一端与第三节点N3连接,其第二端与第四节点N4连接。

[0108] 需要说明的是,在本实施例中,驱动晶体管DTFT、第一开关晶体管T1、第二开关晶体管T2和第三开关晶体管T3均为N型薄膜晶体管或P型晶体管,可以统一工艺流程,能够减少显示器的工艺制程,有助于提高产品的良率。

[0109] 另外,在第二开关晶体管T2和第三开关晶体管T3晶体管类型相同的状态下,本发明实施例中的第一控制端S1的输入信号和第二控制端S2的输入信号相同,且第一控制端S1的输入信号为周期性信号,其周期小于扫描信号端Gate的脉冲持续时间。

[0110] 需要说明的是,第一电容C1和第二电容C2可以是由像素电极与公共电极构成的液晶电容,也可以是由像素电极与公共电极构成的液晶电容以及存储电容构成的等效电容,

本发明实施例对此不作限定。

[0111] 下面通过像素驱动电路的工作过程进一步说明本发明实施例的技术方案。

[0112] 以本发明实施例提供的像素驱动电路中的晶体管T1~T3和DTFT均为N型薄膜晶体管为例,图11为本发明实施例提供的像素驱动电路的工作时序图;图12为本发明实施例提供的像素驱动电路的写入阶段的示意图一;图13为本发明实施例提供的像素驱动电路的写入阶段的示意图二;图14为本发明实施例提供的像素驱动电路的保持阶段的示意图一;图15为本发明实施例提供的像素驱动电路的保持阶段的示意图二;如图10~图15所示,本发明实施例提供的像素驱动电路包括:3个开关晶体管单元(T1~T3),1个驱动晶体管(DTFT)、2个电容单元(C1和C2),4个输入端(Data、Gate、S1和S2)和2个电源端(VDD和VSS)其工作过程包括:

[0113] 具体的,第一电源端VDD持续提供高电平信号;第二电源端VSS持续提供低电平信号。

[0114] 具体地:

[0115] 第一阶段T1,即写入阶段,扫描信号端Gate的输入信号为高电平,第一开关晶体管T1开启,数据信号端Data的输入信号为高电平,向第一节点N1提供数据信号端Data的输入信号,且对第一电容C1进行充电,驱动晶体管DTFT开启。

[0116] 第一阶段T1包括:多个第一子阶段t1和第二子阶段t2。

[0117] 第一子阶段t1,第一控制端S1的输入信号为高电平,第二开关晶体管T2开启,向第五节点N5提供第一电源端VDD的信号,第二控制端S2的输入信号为高电平,第三开关晶体管T3开启,向第四节点N4提供第二电源端VSS的信号,电感L存储能量,由于第五节点N5的电位大于第四节点N4的电位,二极管D处于截止状态,此时,第二开关晶体管T2-电感L-驱动晶体管DTFT-微发光二极管MicroLED-第三开关晶体管T3形成一通路,微发光二极管MicroLED发光。

[0118] 第二子阶段t2,第一控制端S1和第二控制端S2的输入信号为低电平,第二开关晶体管T2和第三开关晶体管T3关闭,电感L向第二节点N2释放第一子阶段存储的能量,由于第五节点N5的电位小于第四节点N4的电位,二极管D处于导通状态,此时,电感L-驱动晶体管DTFT-微发光二极管MicroLED-二极管D形成一闭合通路,微发光二极管MicroLED发光。

[0119] 需要说明的是,图11是以第一阶段T1包括:2个第一子阶段t1和2个第二子阶段t2为例进行说明的,本发明实施例还可以包括1个第一子阶段和1个第二子阶段,本发明实施例并不以此为限。

[0120] 第二阶段T2,即保持阶段,扫描信号端Gate的输入信号为低电平,第一开关晶体管T1关闭,第一电容C1在自举的作用下,使得第一节点N1的电位持续升高,驱动晶体管DTFT保持开启。

[0121] 第二阶段T2包括:多个第一子阶段t1和第二子阶段t2。

[0122] 第一子阶段t1,第一控制端S1的输入信号为高电平,第二开关晶体管T2开启,向第五节点N5提供第一电源端VDD的信号,第二控制端S2的输入信号为高电平,第三开关晶体管T3开启,向第四节点N4提供第二电源端VSS的信号,电感L存储能量,由于第五节点N5的电位大于第四节点N4的电位,二极管D处于截止状态,此时,第二开关晶体管T2-电感L-驱动晶体管DTFT-微发光二极管MicroLED-第三开关晶体管T3形成一通路,微发光二极管MicroLED发

光。

[0123] 第二子阶段 t_2 ,第一控制端S1和第二控制端S2的输入信号为低电平,第二开关晶体管T2和第三开关晶体管T3关闭,电感L释放第一子阶段存储的能量,由于第五节点N5的电位小于第四节点N4的电位,二极管D处于导通状态,此时,电感L-驱动晶体管DTFT-微发光二极管MicroLED-二极管D形成一闭合通路,微发光二极管MicroLED发光。

[0124] 需要说明的是,发明实施例并不限定第二阶段包括的第一子阶段和第二子阶段的数量,本发明实施例并不以此为限。

[0125] 在所有阶段中,第一电源端VDD的信号持续为高电平、第二电源端的信号持续为低电平。

[0126] 在本实施例中,扫描信号端Gate和数据信号端Data的信号为脉冲信号,只在写入阶段为高电平;第一控制端S1和第二控制端S2的信号周期信号,在第一子阶段为高电平。

[0127] 本发明实施例提供的像素驱动电路的走线的平均功耗满足

$$[0128] \quad P(t) = \frac{\int_{t_1}^{t_2} I(t)^2 R t}{t_2 - t_1} = \frac{I(t)^2 R t}{T}$$

[0129] 其中, $I(t)$ 为流经走线的瞬间电流, R 为走线电阻, t 为第一扫描端S1周期内信号的持续时间, T 为第一扫描端S1的输入信号的周期。

[0130] 由于 $t < T$,因此,本发明实施例提供的像素驱动电路的走线的平均功率小于现有技术中像素驱动电路的走线的平均功率,将走线的平均功耗降为原来的 t/T 。

[0131] 进一步地,本发明实施例通过减小 t/T 来有效的减少走线的平均功耗,减小 t/T ,需要将电感L的电感值增加, T 为第一扫描端S1的输入信号的周期减小,以保证电感L-驱动晶体管DTFT-微发光二极管MicroLED-二极管D两端的电压。

[0132] 实施例二

[0133] 基于上述实施例的发明构思,本发明实施例还提供一种显示装置,包括多个像素驱动电路。

[0134] 其中,像素驱动电路为实施例一提供的像素驱动电路,其实现原理和实现效果类似,在此不再赘述。

[0135] 具体的,显示装置可以包括显示基板,像素驱动电路可以设置于显示基板上。优选地,该显示装置可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0136] 实施例三

[0137] 基于上述实施例的发明构思,图16为本发明实施例提供的像素驱动方法的流程图,如图16所示,本发明实施例提供的像素驱动方法,应用于实施例一提供的像素驱动电路中,像素驱动电路包括:输入子电路、第一存储子电路、驱动子电路、发光元件和电源控制子电路,还包括:扫描信号端、数据信号端、第一电源端和第二电源端,具体包括以下步骤:

[0138] 步骤100、向扫描信号端提供打开信号,以使得数据信号端的信号提供给第一节点。

[0139] 步骤200、向第一控制端提供打开信号,以使得第一电源端的信号提供给第二节点;向第二控制端提供打开信号,以使得第二电源端的信号提供给第四节点,并将能量存储

在第一电源端和第二节点之间。

[0140] 步骤300、向第一控制端和第二控制端提供关闭信号,将存储的能量进行释放以驱动发光元件进行发光。

[0141] 本发明实施例提供的像素驱动方法包括:向扫描信号端提供打开信号,以使得数据信号端的信号提供给第一节点;向第一控制端提供打开信号,以使得第一电源端的信号提供给第二节点;向第二控制端提供打开信号,以使得第二电源端的信号提供给第四节点,将能量存储在第一电源端和第二节点之间;向第一控制端和第二控制端提供关闭信号,将存储的能量进行释放以驱动发光元件进行发光。本发明实施例通过控制通过第一电源端和第二电源端之间走线的电流,能够减少位于高压电源和低压电源之间走线流经电流的时间,进而减小走线的电能损耗,节约电能。

[0142] 在本实施例中,向第一控制端和第二控制端提供的信号相同,且第一信号端提供的信号周期小于扫描信号端提供的打开信号的持续时间。

[0143] 本发明实施例附图只涉及本发明实施例涉及到的结构,其他结构可参考通常设计。

[0144] 在不冲突的情况下,本发明的实施例即实施例中的特征可以相互组合以得到新的实施例。

[0145] 虽然本发明所揭露的实施方式如上,但所述的内容仅为便于理解本发明而采用的实施方式,并非用以限定本发明。任何本发明所属领域内的技术人员,在不脱离本发明所揭露的精神和范围的前提下,可以在实施的形式及细节上进行任何的修改与变化,但本发明的专利保护范围,仍须以所附的权利要求书所界定的范围为准。

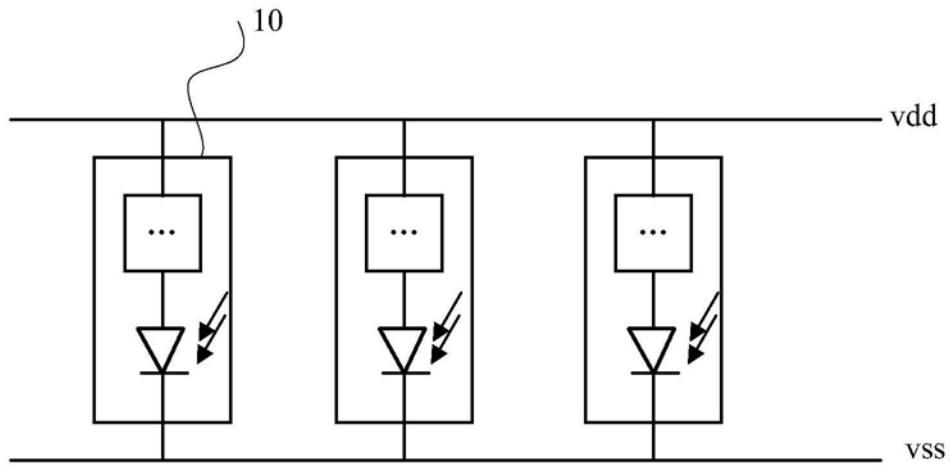


图1

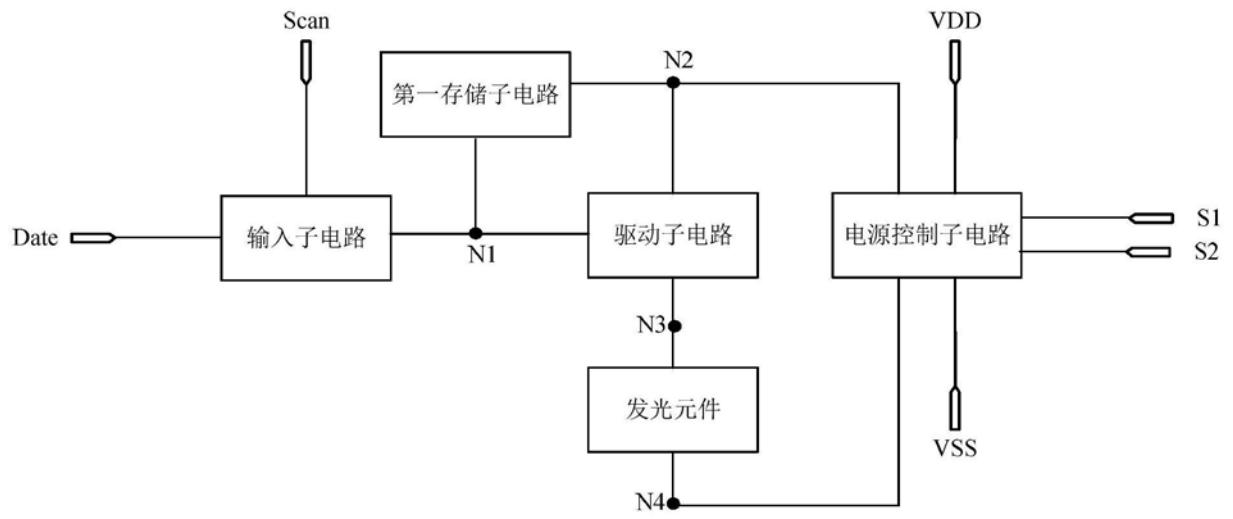


图2

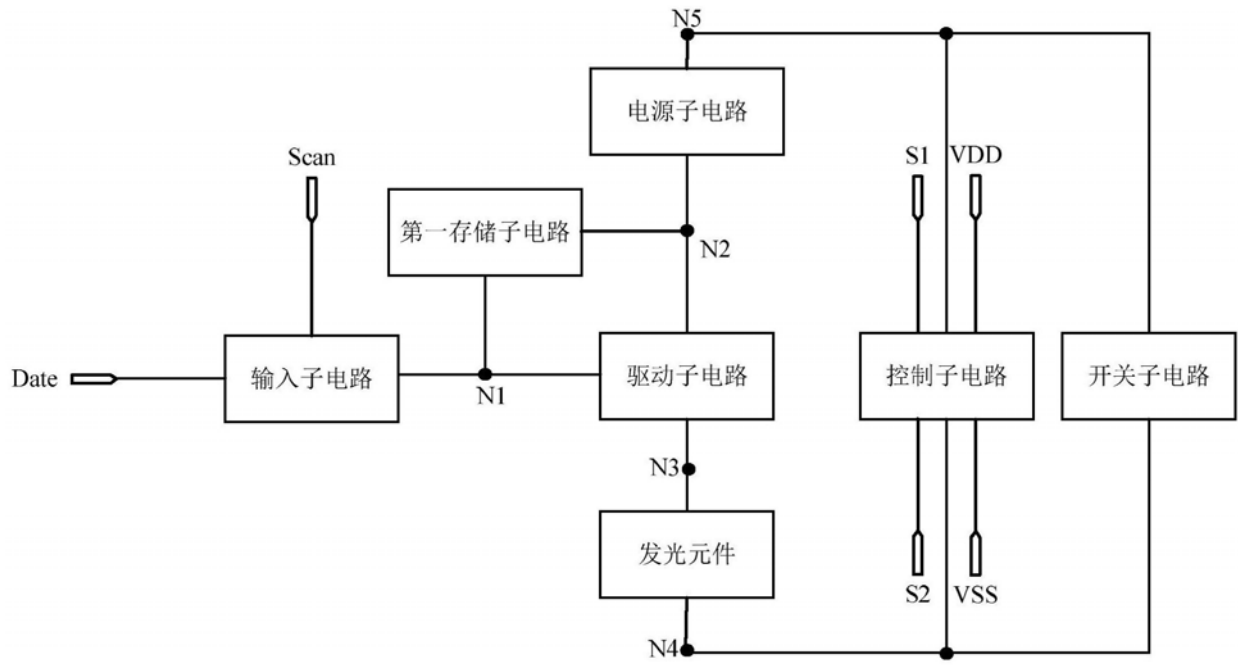


图3

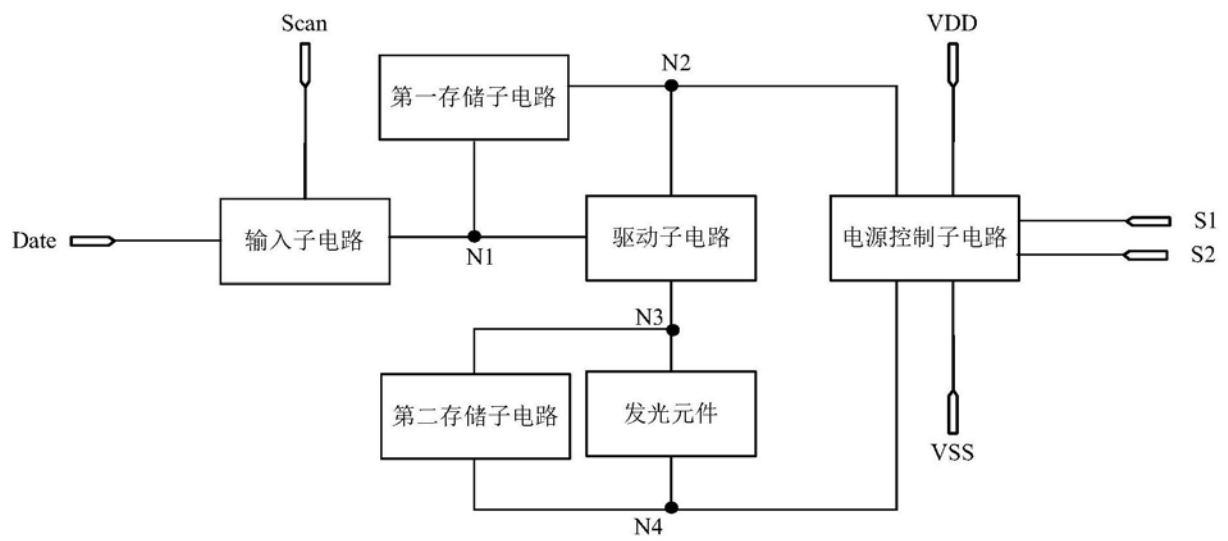


图4

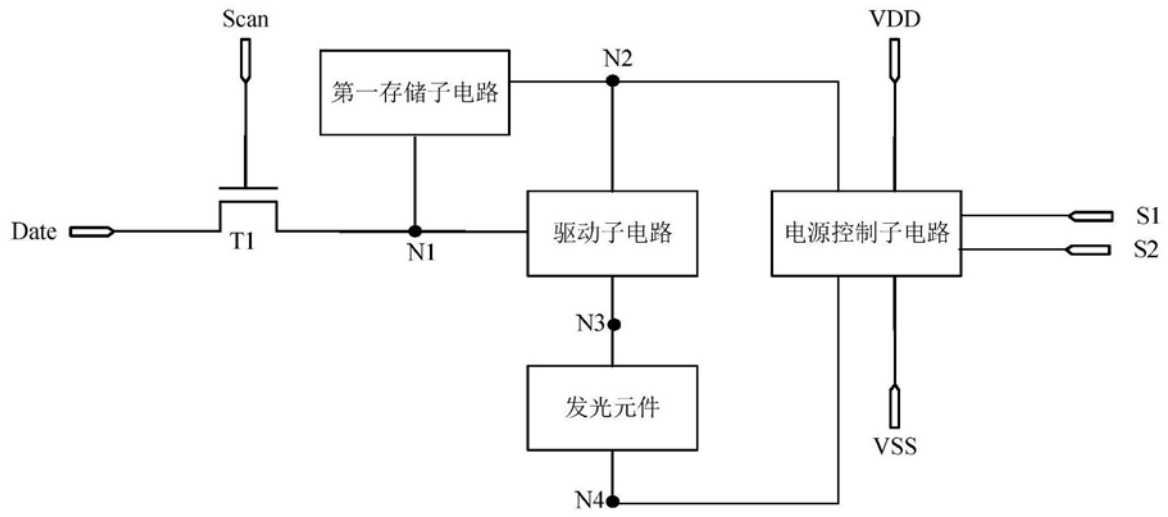


图5

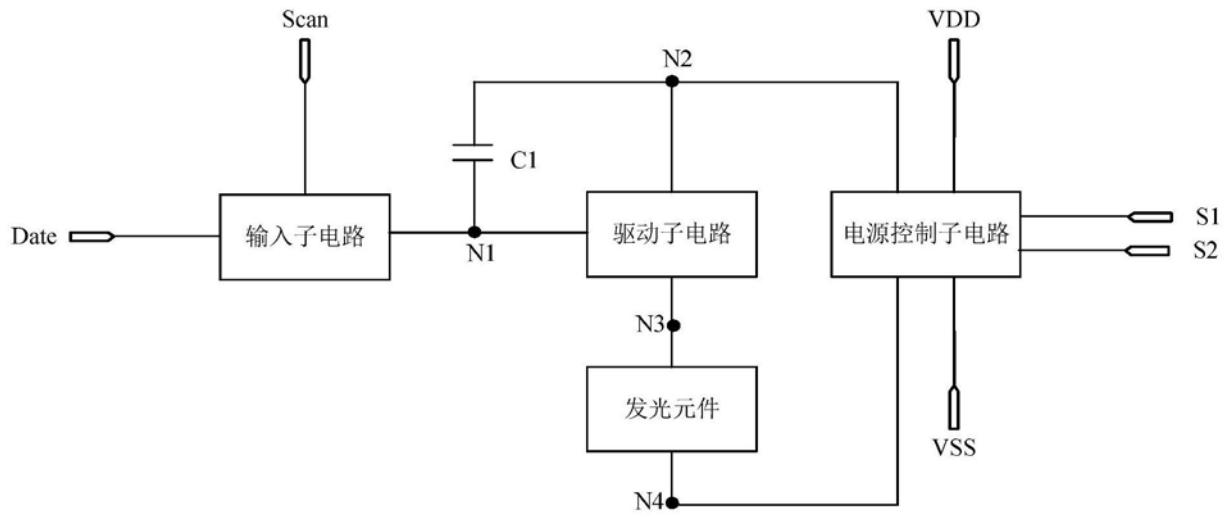


图6

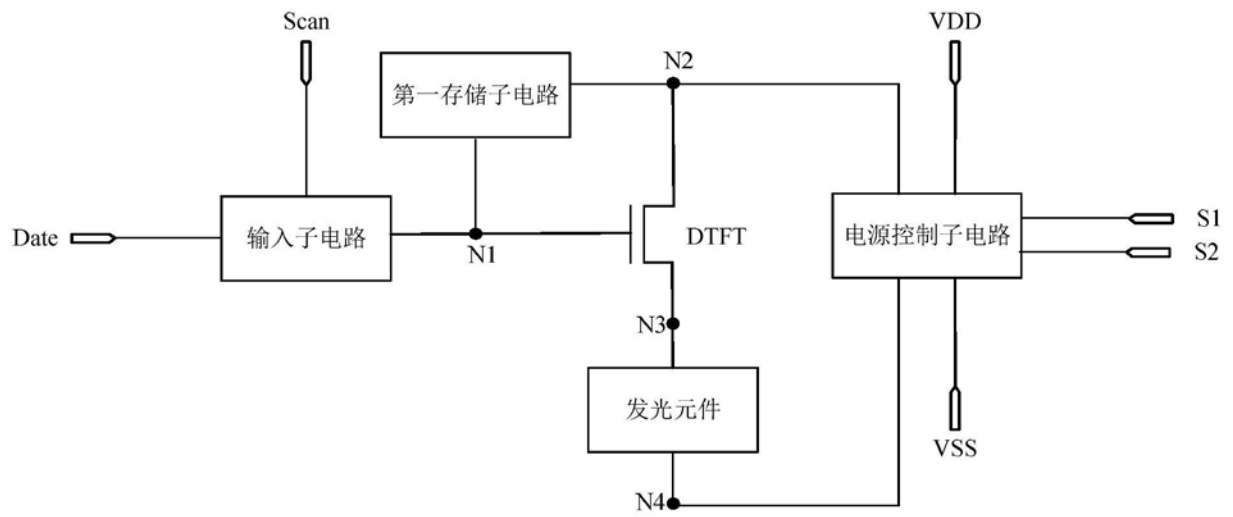


图7

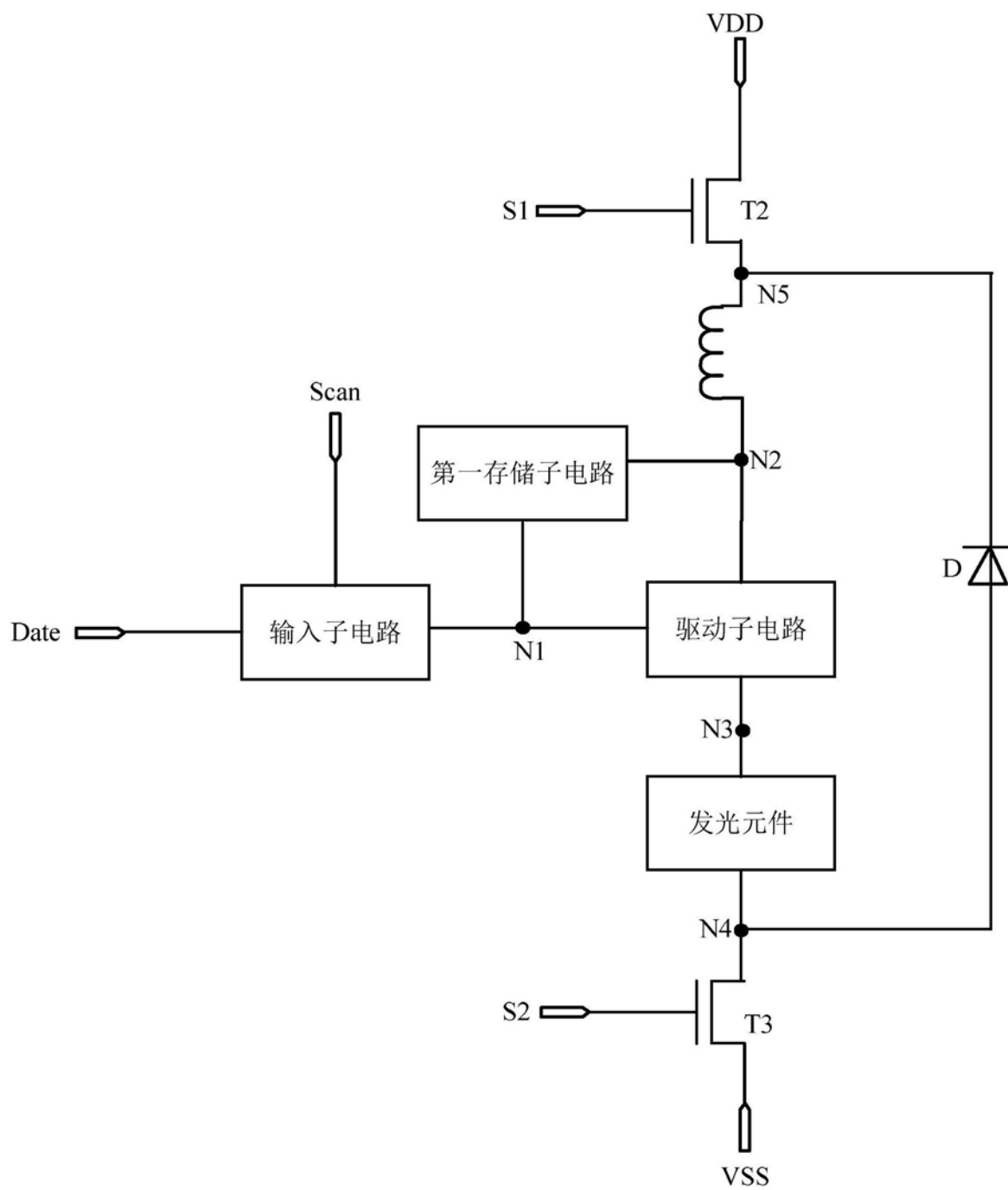


图8

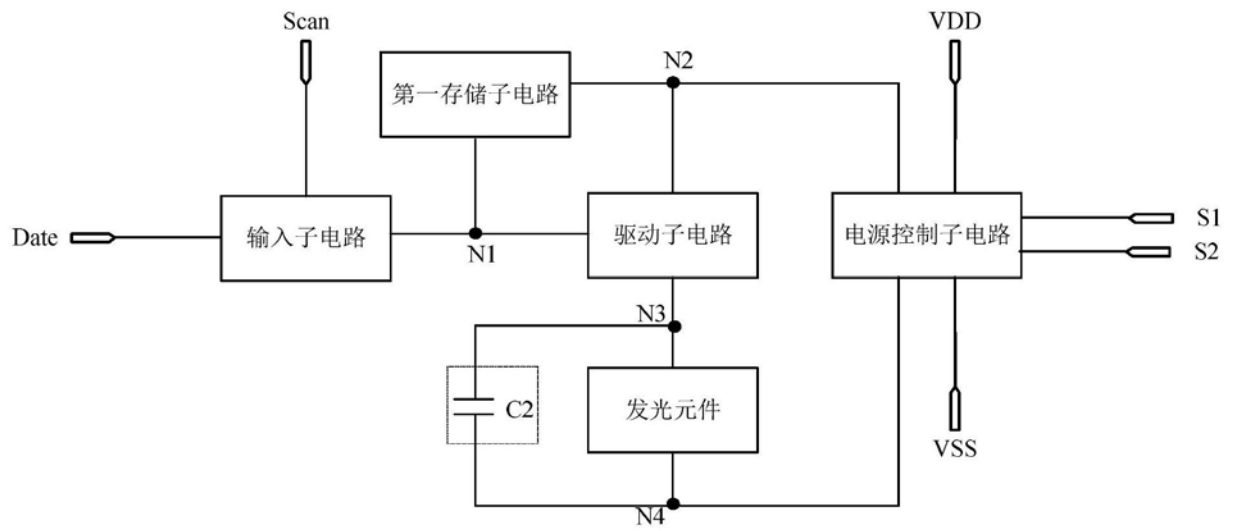


图9

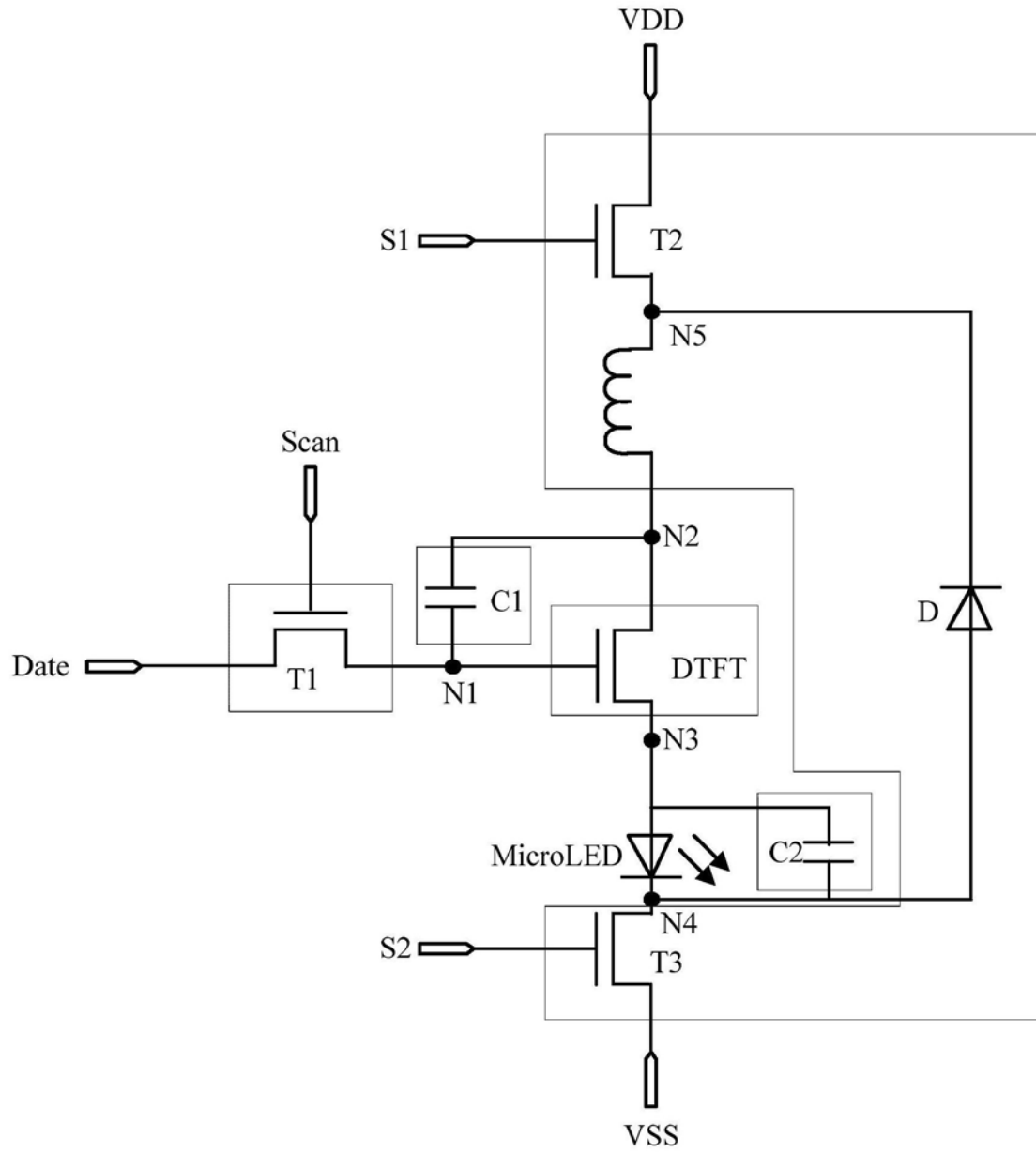


图10

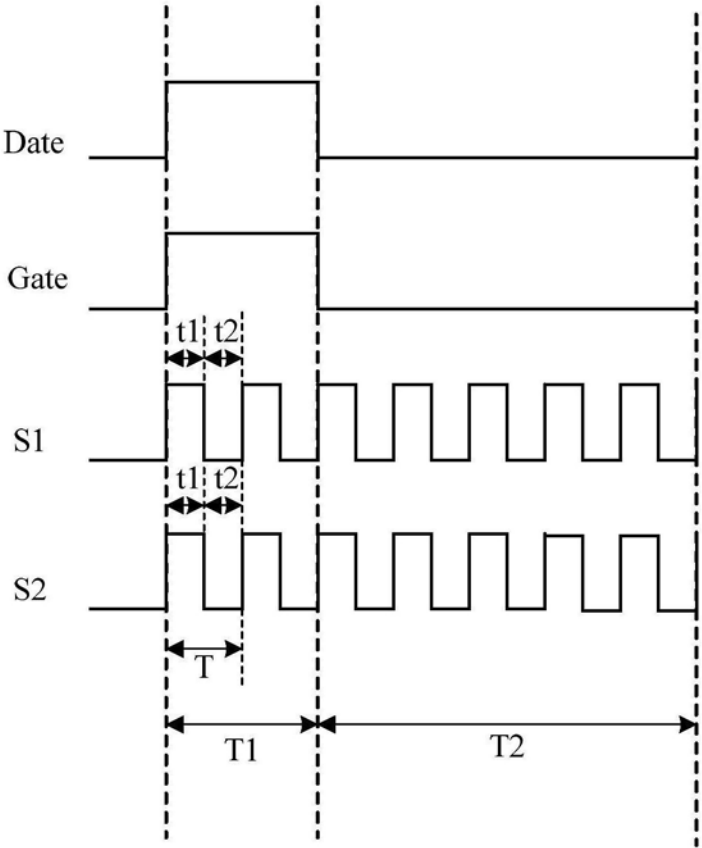


图11

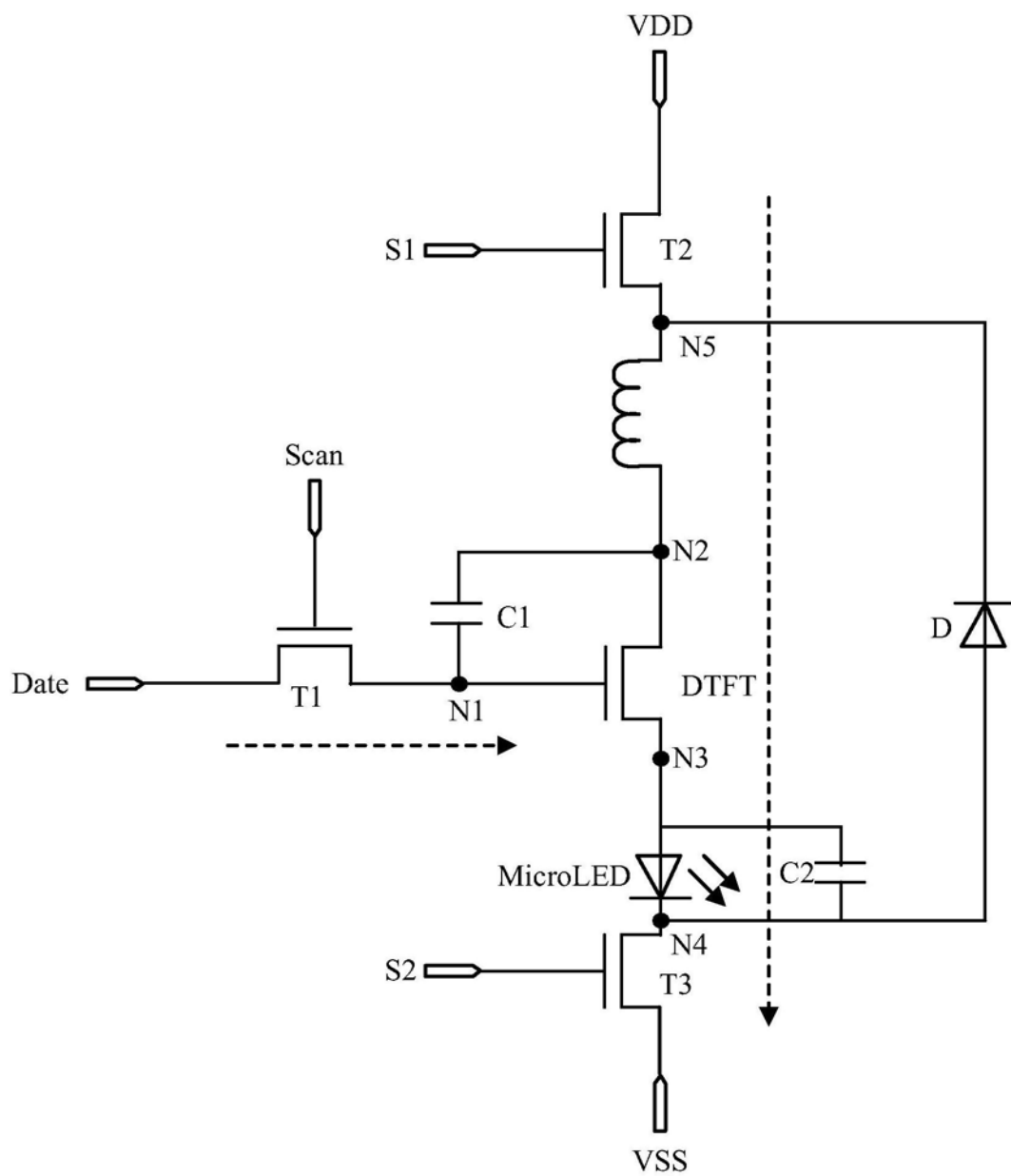


图12

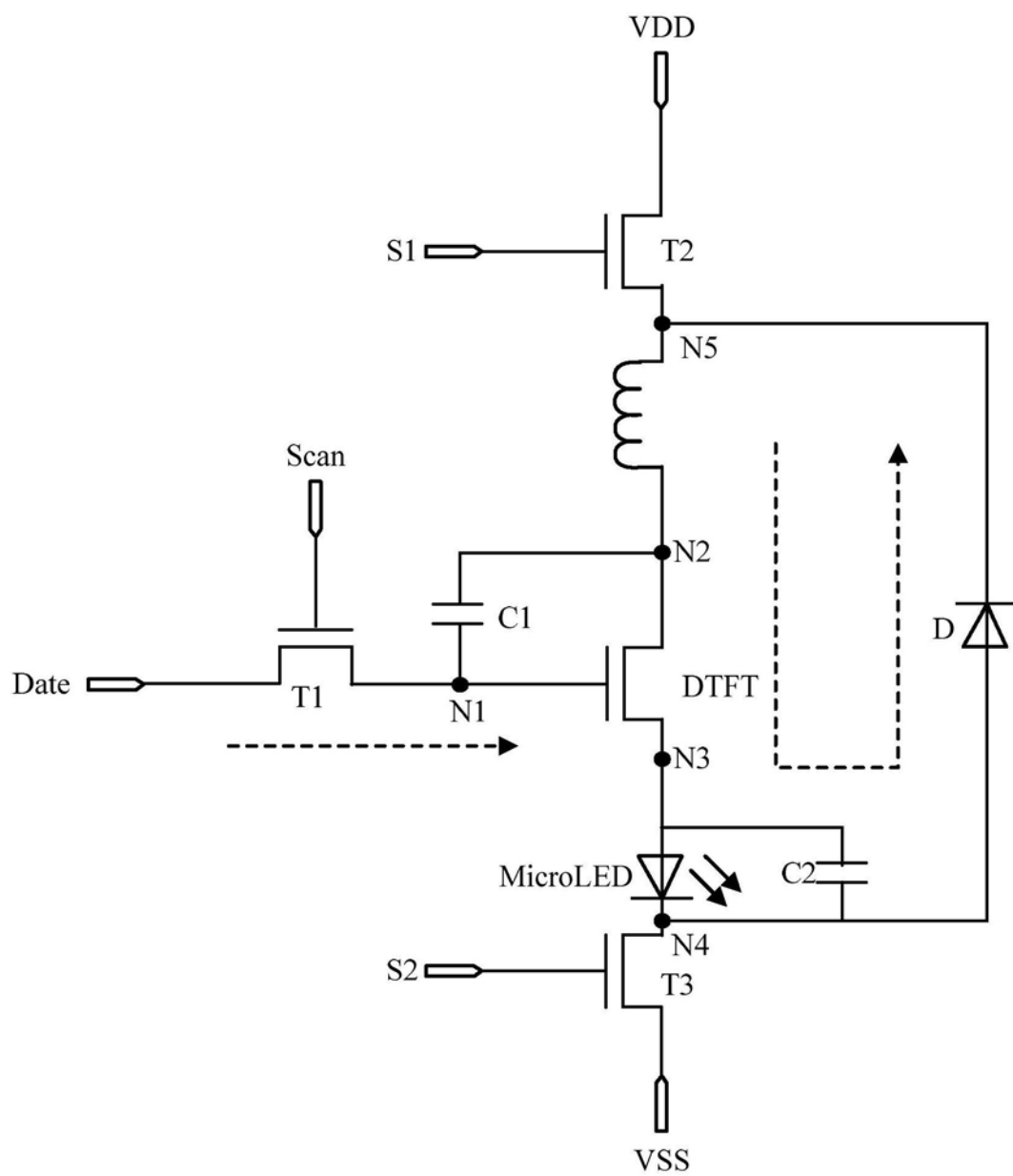


图13

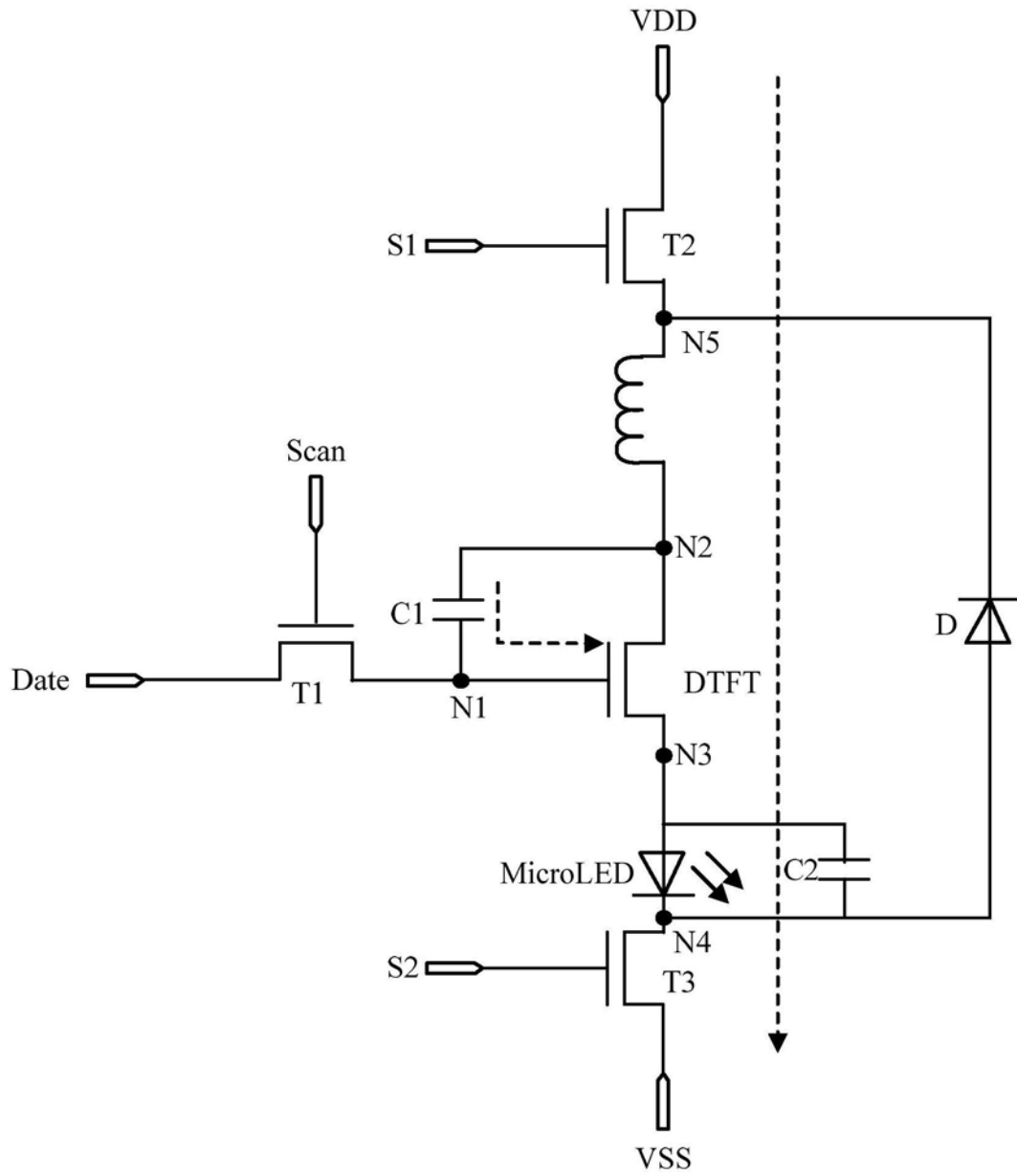


图14

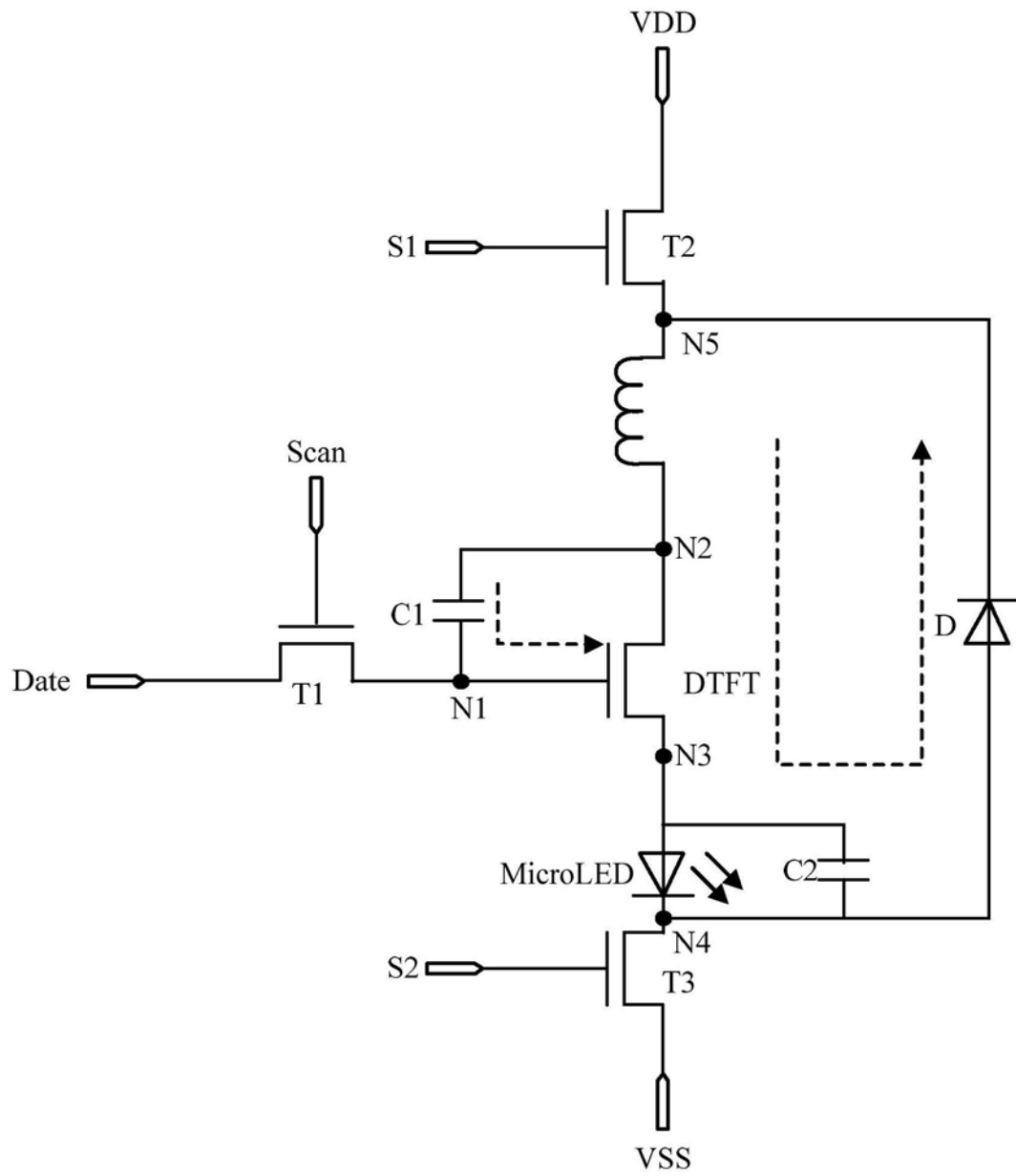


图15

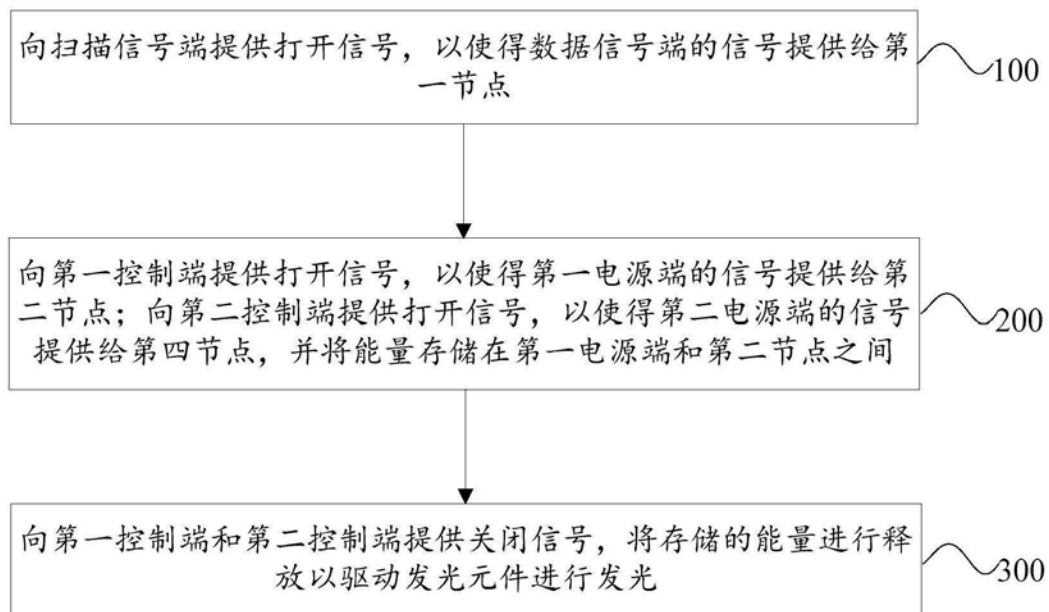


图16

专利名称(译)	一种像素驱动电路及其驱动方法、显示装置		
公开(公告)号	CN108538240B	公开(公告)日	2020-03-10
申请号	CN201810534285.5	申请日	2018-05-29
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	岳晗 玄明花 丛宁 陈小川 张粲 王灿 杨明		
发明人	岳晗 玄明花 丛宁 陈小川 张粲 王灿 杨明		
IPC分类号	G09G3/32		
CPC分类号	G09G3/32		
代理人(译)	曲鹏		
审查员(译)	张辉		
其他公开文献	CN108538240A		
外部链接	Espacenet SIPO		

摘要(译)

本发明实施例公开了一种像素驱动电路及其驱动方法、显示装置，该电路包括：输入子电路、第一存储子电路、驱动子电路和发光元件，还包括：电源控制子电路；其中，电源控制子电路在第一状态下，在第一控制端的控制下，向第二节点提供第一电源端的信号，在第二控制端的控制下，向第四节点提供第二电源端的信号，并将能量存储在第一电源端和第二节点之间，并在第二状态下，在第一控制端和第二控制端的控制下将存储的能量进行释放以驱动发光元件进行发光，本发明实施例通过设置电源控制子电路，控制第一电源端和第二电源端的信号之间走线的电流，能够减少位于高压电源和低压电源之间走线流经电流的时间，进而减小走线的电能损耗，节约电能。

